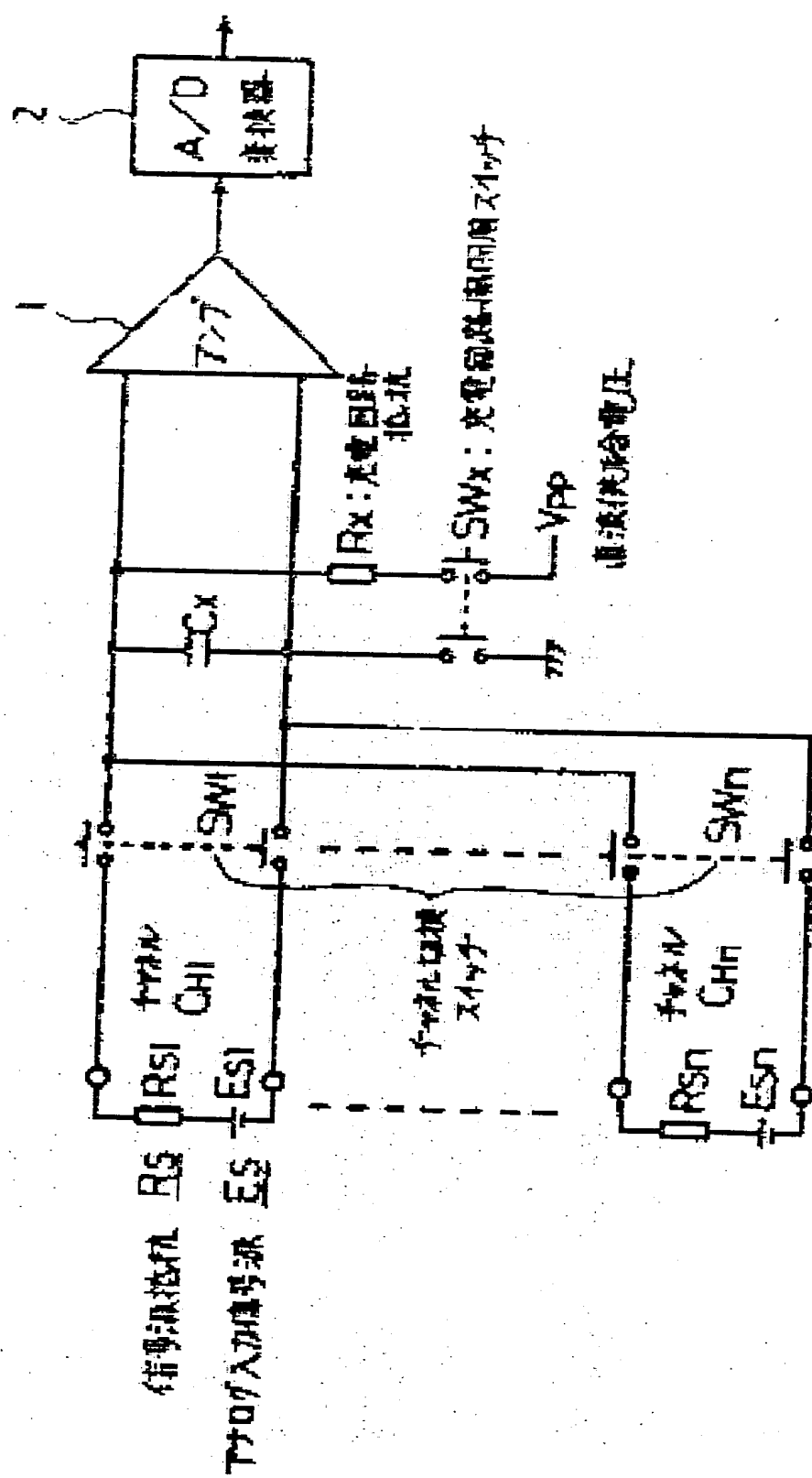


© EPODOC / EPO

PN - JP2264874 A 19901029
PD - 1990-10-29
PR - JP19890086414 19890405
OPD - 1989-04-05
TI - DETECTING METHOD FOR DISCONNECTION OF ANALOG
SIGNAL INPUT CIRCUIT
IN - SUMIKAWA TAKESHI
PA - FUJI FACOM CORP
IC - G01R31/02

© PAJ / JPO

PN - JP2264874 A 19901029
PD - 1990-10-29
AP - JP19890086414 19890405
IN - SUMIKAWA TAKESHI
PA - FUJI FACOM CORP
TI - DETECTING METHOD FOR DISCONNECTION OF ANALOG
SIGNAL INPUT CIRCUIT
AB - PURPOSE: To enable detection of disconnection of an analog input
circuit by a method wherein a capacitor is connected between input
terminals of a common measuring circuit for a plurality of analog
input signals and/is charged with a prescribed voltage beforehand
and then discharged through the analog input circuit.
- CONSTITUTION: Signal voltages ES (ES_1 to ES_n) of a plurality of
analog signal sources are selected one by one sequentially through
a multiplexer having channel selector switches SW_1 to SW_n and are
inputted to an amplifier 1 as a common measuring circuit. On the
occasion, a capacitor C_x is connected between input terminals of
this circuit, the multiplexer is opened through a switch SW_x for
making and breaking a charging circuit, and the charging circuit
composed of a DC supply voltage V_{pp} and a charging circuit resistor
 R_x is connected to the capacitor C_x to charge the capacitor with a
prescribed voltage. Next, the switch SW_x is changed over, the
capacitor C_x is cut off from the charging circuit, one of the signal
sources is connected to the amplifier 1, both-end voltage of the
capacitor C_x after a prescribed period from the time point of the
connection is measured, and thereby the disconnection or a state
of approximating the disconnection of said signal source is
detected.
I - G01R31/02



⑫ 公開特許公報(A) 平2-264874

⑮ Int. Cl.⁵
G 01 R 31/02識別記号 庁内整理番号
6829-2G

⑭ 公開 平成2年(1990)10月29日

審査請求 未請求 請求項の数 1 (全6頁)

⑬ 発明の名称 アナログ信号入力回路の断線検知方法

⑰ 特 願 平1-86414

⑱ 出 願 平1(1989)4月5日

⑲ 発 明 者 住 川 健 東京都日野市富士町1番地 富士ファコム制御株式会社内

⑳ 出 願 人 富士ファコム制御株式 東京都日野市富士町1番地
会社

㉑ 代 理 人 弁理士 山 口 巖

明 細 書

1. 発明の名称

アナログ信号入力回路の断線検知方法

2. 特許請求の範囲

1) 複数のアナログ信号源の信号電圧をマルチプレクサを介し、順次1つずつ選択して共通の測定回路に入力するアナログ信号入力回路において、

前記測定回路の入力端子間にコンデンサを接続し、前記マルチプレクサを開放したうえ、前記コンデンサに充電回路を接続して、このコンデンサを所定の電圧に充電し、

次に前記コンデンサから前記充電回路を切離したうえ、前記マルチプレクサを介し前記アナログ信号源の1つを前記測定回路に接続し、この接続の時点から所定期間後の前記コンデンサの両端電圧を測定し、当該アナログ信号源の断線または断線しかかりを検知するようにしたことを特徴とするアナログ信号入力回路の断線検知方法。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は複数のアナログ入力信号源(例えば熱電対など)の信号電圧をマルチプレクサを介し順次選択切換して共通の測定回路に入力するアナログ信号入力回路における前記アナログ信号源の断線を検知する方法に関するもので、

特にアナログ信号源の信号電圧の測定精度を低下させることなく、該信号源の断線しかかりをも検知し得るようにするためのアナログ信号入力回路の断線検知方法に関する。

なお以下各図において同一の符号は同一もしくは相当部分を示す。

【従来の技術】

第4図はこの種のアナログ信号入力回路の要部の構成を示す。同図においてES(ES1~ESn)は熱電対などのアナログ入力信号源(の電圧)、RS(RS1~RSn)はそれぞれこの信号源ES1~ESnの内部抵抗である。

1、2は前記アナログ入力信号ES1~ESnを測定するための共通の回路で1はアンプ、2はA/D変換器である。

SW1 ~ SWn はそれぞれチャネルCH1 ~ CHn 別に1つつつ、それぞれ対応するアナログ信号源ES1 ~ ESn を選択してアンプ1側に接続するマルチプレクサとしてのチャネル切換スイッチである。

また3~5は前記のアナログ信号源の断線を検知するための高抵抗、VPPはこの断線検知のために、この抵抗3~5の直列路の両端に印加される直流の供給電圧である。

ここで抵抗3~5 = 1 MΩ、アナログ入力信号源(熱電対)の抵抗RS1 ~ RSn = 500 Ω、供給電圧VPP = 15 Vとして、断線検知の回路動作を説明する。

まず、入力信号源ESの信号線正常時は、断線検知用の抵抗3~5を付加したことにより、供給電圧VPPを介してアナログ入力信号ESに新たに付加される誤差電圧が、

$$VPP \times \frac{\left(\frac{1 M\Omega \times 500 \Omega}{1 M\Omega + 500 \Omega} \right)}{1 M\Omega + \left(\frac{1 M\Omega \times 500 \Omega}{1 M\Omega + 500 \Omega} \right) + 1 M\Omega}$$

$$= 2.54 \times 10^{-4} \times VPP$$

$$= 3.81 \times 10^{-3} (V)$$

となる。

これは仮に入力信号ESが1000 mVと大きければ、

$$\frac{3.81}{1000 + 3.81} \times 100 \approx 0.38 (\%)$$

の誤差を含むことになるが、この場合は入力信号計測には影響ない範囲である。

次に入力信号源ESの信号線断線時は、入力信号源抵抗RS = ∞となる。従って供給電圧VPPを抵抗3~5で分圧した、

$$VPP \times \frac{1 M\Omega}{1 M\Omega + 1 M\Omega + 1 M\Omega} = 5 (V)$$

がアンプ1への入力信号として計測されるため、正常なアナログ入力信号ESの測定範囲が0~1000 mVであるとする、フルスケールオーバーとし

て断線を検知することができる。

つまり、第4図に示す様な断線検知方式を用いると、信号正常時に供給電圧VPPの 2.54×10^{-4} 倍の電圧が誤差としてアナログ入力信号ESに加えられるが、信号線断線は、フルスケールオーバーとして検知していた。

【発明が解決しようとする課題】

しかしながら上述した従来方式には、以下の3つの問題があった。

第1に、断線検知回路を付加したために、誤差としての電圧が計測中にアナログ入力信号ESに付加され、入力信号ESの値が小さくなるとこの誤差が無視できないことである。この誤差電圧は抵抗3~5 = 1 MΩ、入力信号源(熱電対)抵抗RS1 ~ RSn = 500 Ω、供給電圧VPP = 15 Vとした場合は、前述のように約3.81 mVである。しかしこれは例えば、入力信号ESが100 mVと小さくなった場合を考えると、誤差が2.76 (%)となり、無視できない。

第2に、信号線断線として検知する抵抗値を小

さくできないことである。例えば、抵抗3~5 = 1 MΩ、供給電圧VPP = 15 Vとした場合、入力信号源抵抗RS = 200 KΩの時、

$$15 V \times \frac{\left(\frac{1 M\Omega \times 200 K\Omega}{1 M\Omega + 200 K\Omega} \right)}{1 M\Omega + \left(\frac{1 M\Omega \times 200 K\Omega}{1 M\Omega + 200 K\Omega} \right) + 1 M\Omega}$$

$$= 1.15 V$$

がアンプ1への入力信号として計測される。よって正常なアナログ入力信号ESの測定範囲を0~1000 mVとし、1.15 V以上をフルスケールオーバーとして検知する場合は、入力信号源抵抗RSが200 KΩを超えたところで初めて、断線として検知することになる。このため以下の様な問題が発生する。即ち入力信号源ESとして熱電対が使われるケースでは、高温度測定を重ねるうちに熱電対の酸化が徐々に進み、遂には断線に至ることが多い。この時、信号源抵抗RSの抵抗値も徐々に大きくなるが、信号線断線として検知する抵抗値が大きいため、完全な断線に至るまで検知できないことになる。

第3に、抵抗3～5が付加されたために、入力信号源側から見たA/D変換回路側の入力インピーダンスが小さくなってしまふことである。この結果、測定値に対する入力信号源抵抗RSの影響が大きくなり、測定値の誤差が大きくなるという問題が発生する。この誤差は入力信号源抵抗RS = 500Ω、アンプ1の入力インピーダンスRi = 10MΩ、抵抗3～5 = 1MΩとすると、

$$\frac{500 \Omega}{\left\{ \frac{\left(\frac{1 M \Omega \times 2 M \Omega}{1 M \Omega + 2 M \Omega} \right) \times 10 M \Omega}{\left(\frac{1 M \Omega \times 2 M \Omega}{1 M \Omega + 2 M \Omega} \right) + 10 M \Omega} \right\} + 500 \Omega} \times 100 = 0.08 (\%)$$

となる。

そこで本発明は、複数のアナログ入力信号に対する共通の測定回路の入力端子間にコンデンサを接続し、このコンデンサを予め所定の電圧に充電したのち、アナログ信号入力回路を介し放電させ、この放電開始時点より所定期間を経たのちのコン

記コンデンサの両端電圧を（アンプ1、A/D変換器2などを介して）測定し、当該アナログ信号源の断線または断線しかかりを検知するように」するものとする。

【作用】

アナログ入力信号の計測中は、コンデンサ充電源から入力信号ESに対して電圧が印加されることはない。従って、従来方式で、供給電圧VPPから誤差分として印加されていた電圧は排除できる。

また、入力信号源抵抗とコンデンサとにより、コンデンサ放電の時定数が決まるため、信号線断線として検知できる抵抗値を小さくすることが可能となる。

そしてさらに、本発明では入力信号源側から見たA/D変換回路側の入力インピーダンスを小さくする抵抗は付加されない。従って従来回路に比べて、入力信号源抵抗の測定値に及ぼす影響は小さくなる。

【実施例】

デンサの残存電圧を測定してアナログ信号入力回路の断線を検知する方法を提供することにより前記の問題を解消することを課題とする。

【課題を解決するための手段】

前記の課題を解決するために本発明の方法は、複数のアナログ信号源の信号電圧（ESなど）をマルチプレクサ（チャネル切換スイッチSW1～SWnなど）を介し、順次1つずつ選択して共通の測定回路（アンプ1など）に入力するアナログ信号入力回路において、

前記測定回路の入力端子間にコンデンサ（Cxなど）を接続し、前記マルチプレクサを開放したうへ、（充電回路開閉用スイッチSWxなどを介し）前記コンデンサに充電回路（直流供給電圧VPP、充電回路抵抗Rxなど）を接続して、このコンデンサを所定の電圧に充電し、

次に前記コンデンサから前記充電回路を切離したうへ、前記マルチプレクサを介し前記アナログ信号源の1つを前記測定回路に接続し、この接続の時点から所定期間（放電期間tdなど）後の前

第1図は本発明の一実施例としてのアナログ信号入力回路の要部構成図で、この図は第4図に対応するものである。また第2図、第3図は第1図を説明するためのタイムチャートである。

第1図においては、第4図の抵抗3～5に代わり、コンデンサCxがアンプ1の入力端子間に接続され、このコンデンサCxには直流供給電圧VPPによって充電回路開閉用スイッチSWx、充電回路抵抗Rxを介して充電が行われるように構成されている。

第2図は第1図における各スイッチSWx、SW1～SWnのON/OFFの時間的推移を示す。つまり、時間の経過と共にON状態になるスイッチはSWx、SW1、SWx、SW2、……SWn-1、SWx、SWn、SWx、SW1……の順となる。ここでT（T1～Tn）が各チャネルCH1～CHn別に当該の入力信号線の断線検知と当該のアナログ入力信号源ESの測定が行われる計測サイクルである。

次にチャネルCH1を正常チャネル、CH2を断線（または断線しかかり）のチャネルとした場

合の第1図の回路動作を第3図のタイムチャートを用いて説明する。第3図においてT1はチャネルCH1の計測サイクル、T2はチャネルCH2の計測サイクルである。計測サイクルT1においてコンデンサCxは供給電圧VPPにより充電回路開閉用スイッチSWxがONの期間(第3図の充電期間tc)に、抵抗Rxを介して充電される。続く、スイッチSWxがOFFの期間(第3図のtOF1)では、コンデンサCxの両端電圧はそのまま保持される。

次にチャネルCH1の切換スイッチSW1がONされると、コンデンサCxの充電々荷は第3図の放電期間tdで放電され、以後はチャネルCH1のアナログ入力信号ES1だけがコンデンサCxの両端にかかっていることになる。この信号ES1をアンプ1で増巾したうゑ第3図のA/D変換期間tadにA/D変換器2を介してデジタル化することにより、チャネルCH1のアナログ入力信号ES1をデジタル値として得ることができる。そしてこのA/D変換後、チャネル切換ス

イッチSW1はOFFされる(第3図のスイッチOFF期間tOF2以降)。

続く断線(または断線しかかり)のチャネルCH2の計測サイクルT2においては、充電期間tcからスイッチOFF期間tOF1までの回路動作はチャネルCH1と同じである。しかしチャネル切換スイッチSW2がONされても、コンデンサCx側から見たチャネルCH2側のインピーダンスは無限大(または正常値に比してかなり大きな値)となるため、放電期間tdを経てもコンデンサCxの充電々荷は緩やかにしか放電されない。そしてこの時のコンデンサCxの両端電圧がA/D変換期間tadにおいてA/D変換されることになる。従って、期間tcでの充電により、コンデンサCxの両端電圧がフルスケール値をオーバーするようにコンデンサCxの充電回路を構成すれば断線を検知することができる。

いま例えば、入力信号源(熱電対)抵抗Rs = 500Ω, 抵抗Rx = 1KΩコンデンサCx = 0.1μFとすると、コンデンサCxの

$$\text{充電時定数 } \tau_c = R_x \cdot C_x = 0.1 \text{ ms}$$

$$\text{放電時定数 } \tau_d = R_s \cdot C_x = 0.05 \text{ ms}$$

となる。

従って、断線検知のための充電回路を設けたことによる動作時間の増加分は、スイッチSWx, SW1 ~ SWnの動作時間tOF(tOF1, tOF2)を2ms以下、充電期間tcを充電時定数τcに等しくとり、放電期間tdを放電時定数の10倍の10τdにとると、

$$t_c + t_d + t_{OF}$$

$$= 0.1 + 0.05 \times 10 + 2 = 2.6 \text{ ms}$$

となる。これは、A/D変換期間を40msとした場合、

$$\frac{2.6}{40 + 2.6} \times 100 = 6.1 \text{ (\%)} \text{ の増加だけですむ}$$

ことになる。

【発明の効果】

本発明によれば、複数のアナログ入力信号に対する共通の測定回路の入力端子間にコンデンサを接続し、このコンデンサを予め所定の電圧に充電

したのちアナログ信号入力回路を介して放電させ、この放電開始時点より所定期間を経たのちのコンデンサの残存電圧を測定してアナログ信号入力回路の断線(または断線しかかり)を検知することとしたので、以下の3つの効果がある。

第1に、入力信号に印加される誤差分としての電圧を削減できる。即ち従来方式では前述のように $V_{PP} \times 2.54 \times 10^{-4}$ の誤差があった。しかし本発明ではコンデンサCxの放電時間tdを、放電時定数τdの10倍にとった場合、コンデンサCxで放電しきれず、誤差として印加される電圧は、

$$V_{PP} \times e^{-\frac{t}{\tau_d}} = V_{PP} \times e^{-\frac{10\tau_d}{\tau_d}} = V_{PP} \times 4.54 \times 10^{-5}$$

となり、1/5以下となる。

第2に、信号線断線として検知する抵抗値を小さくすることができる。従来方式では前述のように、信号源抵抗Rsが200KΩの時、1.15Vが入力信号として計測されるが、本発明で同じ1.15Vが計測されるためには、供給電圧VPP = 15V, コンデンサCx = 0.1μF, $t_d = 10\tau_d = 0.5 \text{ ms}$

とした場合、

$$1.15 = V_{PP} \times e^{-\frac{t_d}{R_s \cdot C_x}}$$

より

$$R_s = -\frac{t_d}{C_x} \cdot \ln\left(\frac{1.15}{V_{PP}}\right) = 12.8 \times 10^3$$

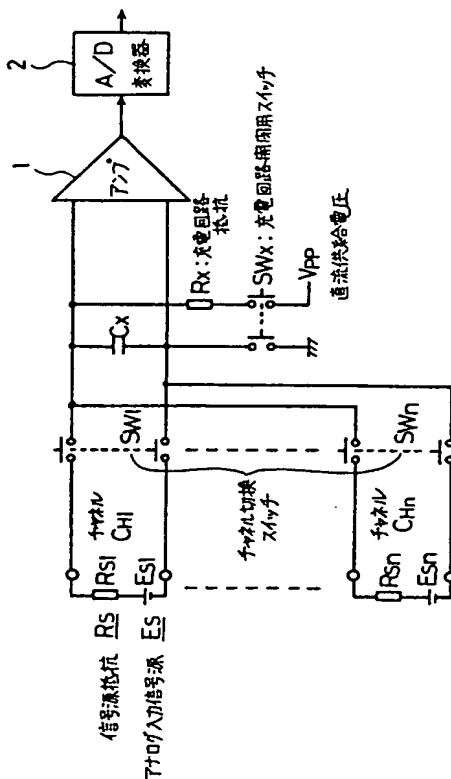
となり、信号源抵抗 R_s が $12.8 K\Omega$ であれば、入力信号が $1.15 V$ として計測されることがわかる。これにより、入力信号源 ES が劣化し始めた時点を検知できるという効果が得られる。

第3に、信号源抵抗 R_s が原因で生ずる測定誤差を小さくすることができる。例えば、入力信号源抵抗 $R_s = 500 \Omega$ 、アンプ1の入力インピーダンス $R_i = 10 M\Omega$ 、抵抗 $3 \sim 5 = 1 M\Omega$ とすると、従来方式では前述のように $0.08 (\%)$ の測定誤差を生ずるが、本発明では、

$$\frac{500 \Omega}{10 M\Omega + 500 \Omega} \times 100 = 0.005 (\%)$$

の誤差ですむことになる。

4. 図面の簡単な説明



★ 1 図

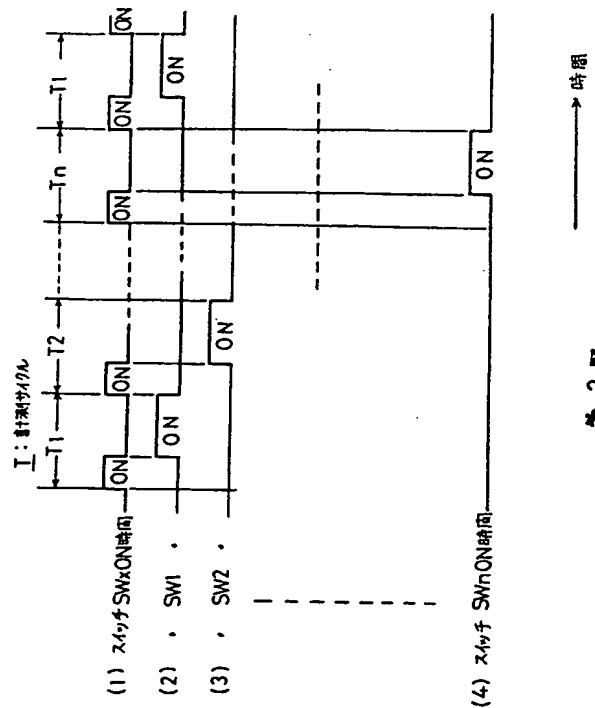
第1図はこの発明の一実施例としての要部構成を示す回路図、

第2図、第3図は第1図の説明用のタイムチャート、

第4図は第1図に対応する従来の回路図である。

1 : アンプ、2 : A/D変換器、 C_x : コンデンサ、 R_x : 充電回路抵抗、 SW_x : 充電回路開閉スイッチ、 $CH_1 \sim CH_n$: チャンネル、 $SW_1 \sim SW_n$: チャンネル切換スイッチ、 $RS (RS_1 \sim RS_n)$: 入力信号源抵抗、 $ES (ES_1 \sim ES_n)$: 入力信号源、 $T (T_1 \sim T_n)$: 計測サイクル、 t_c : 充電期間、 t_d : 放電期間、 t_{ad} : A/D変換期間、 $t_{OF} (t_{OF1}, t_{OF2})$: スイッチOFF期間。

代理人弁護士 山口 巖



★ 2 図

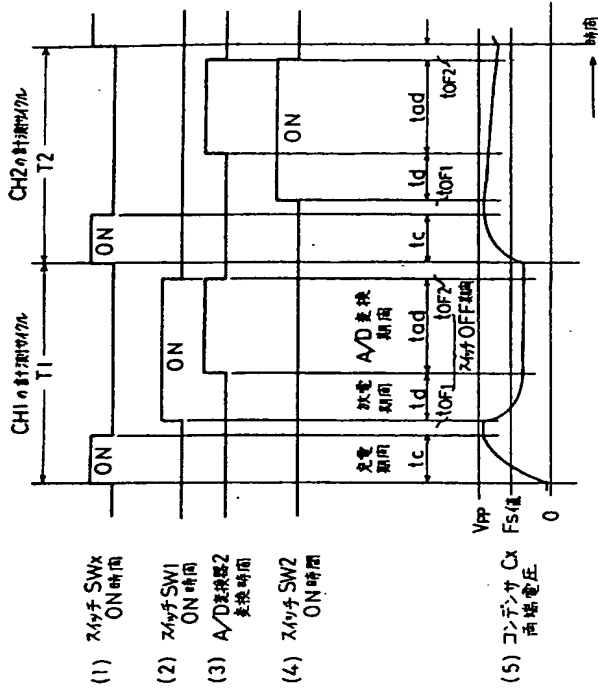


図 3

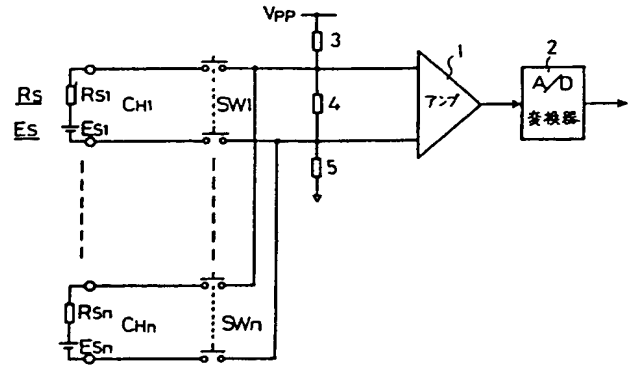


図 4